

2

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-122985

(43)Date of publication of application : 23.04.1992

(51)Int.Cl.

G09G 5/00

G09G 1/16

G09G 3/36

(21)Application number : 02-242454

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 14.09.1990

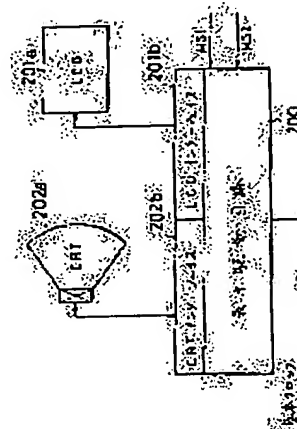
(72)Inventor : TOKUMITSU SHIGENORI

(54) DISPLAY DRIVING CIRCUIT

(57)Abstract:

PURPOSE: To offer the display driving circuit which is adaptive to various LCDs and CRTs without varying a fundamental clock by adding a circuit which controls the period of a subordinate clock SCP in various modes to the display driving circuit.

CONSTITUTION: The display driving circuit 200 constituted by adding a variable shift register to a display driving circuit drives both an LCD 201a and a CRT 202a. Thus, the display driving circuit 200 is adaptive to even a terminal equipped with an LCD interface 201b and a CRT interface 202b. The fundamental clock of the display driving circuit is varied to adapt the circuit to various LCDs, but the display driving circuit 200 to which the simple circuit controlling the period of the subclock SCP in various modes is added can generate the best interface signals for various LCDs without varying the frequency of the fundamental clock and can drive even the CRT.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A) 平4-122985

識別記号

室内整理番号

④公開：平成4年(1992)4月23日

09

5/00

A

8121-5C

A

8121-5 G.

8621-5 G

審査請求 未請求 請求項の数 :1 (全:8 頁)

⑤発明の名称

表示驅動回路

②特 願 平2-242454.

②出願 平2(1990)9月14日

⑫發明者

德：光

重：則

埼玉県深谷市幡旗町1丁目9番2号 株式会社東芝深谷工

⑦出、願、人

株 式 会 社 東 芝

⑦代理人

弁理士 鈴江 武彦

外 3 名

3. 発明の詳細な説明

【発明の目的】: 本発明は、

(産業上の利用分野) 同前

この發明は、液晶及び陰極線管を表示装置と

る表示駆動回路に関する。[1]と同一である。

(従来の技術) 従来、図 1 のように、被測定物 100 の表面に、測定用電極 101 を接触させて、電圧を測定する。

近年、各種表示装置として、2値表示、

目画面が多く使われている。これら液晶表示

図 4 (以下 1-G-D と記す) は、表示圖案数が横

1. 2. 3. 4. 5. 6. 7. 8. 9. 10. 11. 12. 13. 14. 15. 16. 17. 18. 19. 20. 21. 22. 23. 24. 25. 26. 27. 28. 29. 30. 31. 32. 33. 34. 35. 36. 37. 38. 39. 40. 41. 42. 43. 44. 45. 46. 47. 48. 49. 50. 51. 52. 53. 54. 55. 56. 57. 58. 59. 60. 61. 62. 63. 64. 65. 66. 67. 68. 69. 70. 71. 72. 73. 74. 75. 76. 77. 78. 79. 80. 81. 82. 83. 84. 85. 86. 87. 88. 89. 90. 91. 92. 93. 94. 95. 96. 97. 98. 99. 100. 101. 102. 103. 104. 105. 106. 107. 108. 109. 110. 111. 112. 113. 114. 115. 116. 117. 118. 119. 120. 121. 122. 123. 124. 125. 126. 127. 128. 129. 130. 131. 132. 133. 134. 135. 136. 137. 138. 139. 140. 141. 142. 143. 144. 145. 146. 147. 148. 149. 150. 151. 152. 153. 154. 155. 156. 157. 158. 159. 160. 161. 162. 163. 164. 165. 166. 167. 168. 169. 170. 171. 172. 173. 174. 175. 176. 177. 178. 179. 180. 181. 182. 183. 184. 185. 186. 187. 188. 189. 190. 191. 192. 193. 194. 195. 196. 197. 198. 199. 200. 201. 202. 203. 204. 205. 206. 207. 208. 209. 210. 211. 212. 213. 214. 215. 216. 217. 218. 219. 220. 221. 222. 223. 224. 225. 226. 227. 228. 229. 230. 231. 232. 233. 234. 235. 236. 237. 238. 239. 240. 241. 242. 243. 244. 245. 246. 247. 248. 249. 250. 251. 252. 253. 254. 255. 256. 257. 258. 259. 260. 261. 262. 263. 264. 265. 266. 267. 268. 269. 270. 271. 272. 273. 274. 275. 276. 277. 278. 279. 280. 281. 282. 283. 284. 285. 286. 287. 288. 289. 290. 291. 292. 293. 294. 295. 296. 297. 298. 299. 300. 301. 302. 303. 304. 305. 306. 307. 308. 309. 310. 311. 312. 313. 314. 315. 316. 317. 318. 319. 320. 321. 322. 323. 324. 325. 326. 327. 328. 329. 330. 331. 332. 333. 334. 335. 336. 337. 338. 339. 340. 341. 342. 343. 344. 345. 346. 347. 348. 349. 350. 351. 352. 353. 354. 355. 356. 357. 358. 359. 360. 361. 362. 363. 364. 365. 366. 367. 368. 369. 370. 371. 372. 373. 374. 375. 376. 377. 378. 379. 380. 381. 382. 383. 384. 385. 386. 387. 388. 389. 390. 391. 392. 393. 394. 395. 396. 397. 398. 399. 400. 401. 402. 403. 404. 405. 406. 407. 408. 409. 410. 411. 412. 413. 414. 415. 416. 417. 418. 419. 420. 421. 422. 423. 424. 425. 426. 427. 428. 429. 430. 431. 432. 433. 434. 435. 436. 437. 438. 439. 440. 441. 442. 443. 444. 445. 446. 447. 448. 449. 450. 451. 452. 453. 454. 455. 456. 457. 458. 459. 460. 461. 462. 463. 464. 465. 466. 467. 468. 469. 470. 471. 472. 473. 474. 475. 476. 477. 478. 479. 480. 481. 482. 483. 484. 485. 486. 487. 488. 489. 490. 491. 492. 493. 494. 495. 496. 497. 498. 499. 500. 501. 502. 503. 504. 505. 506. 507. 508. 509. 510. 511. 512. 513. 514. 515. 516. 517. 518. 519. 520. 521. 522. 523. 524. 525. 526. 527. 528. 529. 530. 531. 532. 533. 534. 535. 536. 537. 538. 539. 540. 541. 542. 543. 544. 545. 546. 547. 548. 549. 550. 551. 552. 553. 554. 555. 556. 557. 558. 559. 560. 561. 562. 563. 564. 565. 566. 567. 568. 569. 570. 571. 572. 573. 574. 575. 576. 577. 578. 579. 580. 581. 582. 583. 584. 585. 586. 587. 588. 589. 590. 591. 592. 593. 594. 595. 596. 597. 598. 599. 600. 601. 602. 603. 604. 605. 606. 607. 608. 609. 610. 611. 612. 613. 614. 615. 616. 617. 618. 619. 620. 621. 622. 623. 624. 625. 626. 627. 628. 629. 630. 631. 632. 633. 634. 635. 636. 637. 638. 639. 640. 641. 642. 643. 644. 645. 646. 647. 648. 649. 650. 651. 652. 653. 654. 655. 656. 657. 658. 659. 660. 661. 662. 663. 664. 665. 666. 667. 668. 669. 670. 671. 672. 673. 674. 675. 676. 677. 678. 679. 680. 681. 682. 683. 684. 685. 686. 687. 688. 689. 690. 691. 692. 693. 694. 695. 696. 697. 698. 699. 700. 701. 702. 703. 704. 705. 706. 707. 708. 709. 710. 711. 712. 713. 714. 715. 716. 717. 718. 719. 720. 721. 722. 723. 724. 725. 726. 727. 728. 729. 730. 731. 732. 733. 734. 735. 736. 737. 738. 739. 740. 741. 742. 743. 744. 745. 746. 747. 748. 749. 750. 751. 752. 753. 754. 755. 756. 757. 758. 759. 760. 761. 762. 763. 764. 765. 766. 767. 768. 769. 770. 771. 772. 773. 774. 775. 776. 777. 778. 779. 780. 781. 782. 783. 784. 785. 786. 787. 788. 789. 790. 791. 792. 793. 794. 795. 796. 797. 798. 799. 800. 801. 802. 803. 804. 805. 806. 807. 808. 809. 810. 811. 812. 813. 814. 815. 816. 817. 818. 819. 820. 821. 822. 823. 824. 825. 826. 827. 828. 829. 830. 831. 832. 833. 834. 835. 836. 837. 838. 839. 840. 84

また、 α 周波数は、 $6.0 \times 10^3 \text{ Hz}$ 又は $7.0 \times 10^3 \text{ Hz}$ である。

... ..

二、「おれは、おれにだけ通じ」

上記の通りなほに、政治的の面からいへば、

運動回路が必要である。この場合、

駁動回路式各種配電系統之比較

4. そのためには駆動回路を製作する。

の周波数を変えることにより、

できる。

一方、表示装置としては上記の他に、図 10 のように、

(以下 C R T と記す) もある。しかし、L C D A

のデータとC.R.T用のデータとは基本的にサンプリング手段と、上記シフトレジスタの出力から液晶データを読み出すためのクロック信号を発生する手段と、上記クロック信号に従い液晶表示の横方向及び縦方向の表示アドレスを発生する第1と第2のアドレスカウンタ手段と、上記2つのアドレスカウンタ手段の出力を合成して液晶表示データの読み出しアドレスをメモリに供給する手段と、上記アドレスに従って上記メモリより読み出されたデータをラッチするレジスタ手段とを具備したものである。

(発明が解決しようとする課題)

上記のように各種のLCDに対応させるには表示駆動回路の基本クロックを変えることにより対応できるが、CRTにおいては基本クロックは固定でなければならぬ。

そこでこの発明は表示駆動回路の基本クロックを変えることなく各種LCD及びCRTに対応できる表示駆動回路を提供することを目的とする。

【発明の構成】

(課題を解決するための手段)

基本クロックが供給され、各種モード設定に応じて巡回周期が変化して、その出力として各モードに応じたサブクロックを出力するシフトレジスタ

上記手段によれば、一方では基本クロックを変えることがないので、何時でもCRT用のクロックとして利用でき、他方では上記シフトレジスタの巡回周期を変えることにより各種タイプの液晶表示装置用のクロックとして利用することができる。

(実施例)

以下この発明の実施例を図面を参照して説明する。

第1図はこの発明の実施例である。

入力端子10には、例えば(3275) fsc

(fsc: 放送色信号周波数)の基本クロックが

入力される。この基本クロックは可変シフトレジスタ回路41に入力される。可変シフトレジスタ

回路41はモード切換え信号によってその巡回周期を変えることができる。可変シフトレジスタ回路41

から出力されたシリアルなサブクロックS.C.P.は表示駆動回路100に入力される。

上記可変シフトレジスタ回路41はこの発明の要部なる回路であるが、その前に表示駆動回路

100の構成及び動作から説明する。

表示駆動回路100を動作させるサブクロックS.C.P.はLXカウンタ21に加えられる。この

LXカウンタ21は液晶表示画面の横(X)方向の画素に対応したアドレスを発生する回路である。

また、サブクロックS.C.P.は液晶表示装置の単位データを読み出すサンプリング信号として、表示部インターフェイスに送出される。

LXカウンタ21は、例えば160進のカウ

タである。これは、例えば液晶表示用のデータを4ビット構成とすると、640画素を表示するには160個(=640/4)のアドレスを発生すれば640ビットのデータを読み出すことができるからである。

LXカウンタ21から出力されるアドレスは8ビット出力(LX₀〜LX₇)であり、画面横方向のアドレスとしてアドレス合成回路27とLXデコード22に供給される。

LXデコード22では液晶表示画面のライン

単位のラッチパルス信号L₀P₀及びLXカウンタ21を160進カウンタとするためのリセット

パルス信号RLXが作られる。ラッチパルス信号L₀P₀は更にLYカウンタ23にも加えられてい

る。LYカウンタ23は液晶表示画面の縦(Y)方向のアドレスを発生するためのものである。LY

カウンタ23は、そのワードウェアを低減するために、液晶表示画面の半分のアドレスを発生する

程度の規模で構成されている。

(4) リンク・カウンタ

LYカウンタ23は、液晶表示画面のY方向が、400画素の場合は200進のカウンタで480画素の場合は240進のカウンタとして動作するように切換えられる。この切換えは、LYデコード24により実現される。

即ち、LYカウンタ23の8ビット出力値(LY₀～LY₇)はLYデコード24、加算回路26に与えられる。またLY₀～LY₇は液晶表示画面の上半分のラインアドレスデータとしてアドレス合成回路27にも与えられる。液晶表示画面の下半分のラインアドレスデータは、LY₀～LY₇が加算器26で修正された後アドレス合成回路27に与えられることで実現される。

LYデコード24ではフレームパルス信号FPMとLYカウンタ23のリセットパルス信号RLYとが作用する。このリセットパルス信号RLYは、400画素又は480画素に対応して、モード設定回路25の制御によりLYカウンタ23が200進又は240進となるように設定される。加算回路26はモード設定回路25の制御に

より画面下半分のアドレスを作成するためのオフセット信号と前記LYカウンタ23の8ビット出力(LY₀～LY₇)を加算する。このオフセット信号はまだLYカウンタ23が200進又は240進と動作する場合にもその値が切換えられる。

アドレス合成回路27はLYカウンタ21、LYカウンタ23及び加算回路26からのカウンタ値を合成してLCDデータの読み出しアドレスを作り出しメモリ回路30に出力する。

メモリ回路30は読み出しアドレスに対応したデータをデータラッチ回路28とデータラッチ回路29に出力する。

データラッチ回路28及びデータラッチ回路29の出力はそれぞれLCDの上半分に表示すべきデータ(U_{D0}～U_{D7})及び下半分のデータ(L_{D0}～L_{D7})として他の制御信号(SCP信号、LP信号、FPM信号)と共にLCDインタフェースに送出される。

以下、上記回路構成における各種LCDの基本

クロック(即ちSCP信号)を示す。

表示画素数: 640×400画素、

フレーム周波数: 60Hzの場合、

$LP = 60\text{Hz} \times 200 = 12\text{kHz}$ 、

$SCP = LP \times 160 = 1.92\text{MHz}$ 、

即ち基本クロック周波数は1.92MHz。

表示画素数: 640×400画素、

フレーム周波数: 70Hzの場合、

$LP = 70\text{Hz} \times 200 = 14\text{kHz}$ 、

$SCP = LP \times 160 = 2.24\text{MHz}$ 、

即ち基本クロック周波数は2.24MHz。

表示画素数: 640×480画素、

フレーム周波数: 60Hzの場合、

$LP = 60\text{Hz} \times 240 = 14.4\text{kHz}$ 、

$SCP = LP \times 160 = 2.304\text{MHz}$ 、

即ち基本クロック周波数は2.304MHz。

表示画素数: 640×480画素、

フレーム周波数: 70Hzの場合、

$LP = 70\text{Hz} \times 240 = 16.8\text{kHz}$ 、

$SCP = LP \times 160 = 2.688\text{MHz}$ 、

即ち基本クロック周波数は2.688MHz。

上記のように基本クロックを設定すれば各種

LCDに対応できる表示駆動回路を提供できるが、

更に、CRTにも対応させるために、この実施例

では、可変シフトレジスタ回路41を接続してい

る。これと連動して、この可変シフトレジスタ

回路41により、各種の液晶表示装置

に適応できるサブクロックSCPを得られるよう

にしている。

このシステムの基本原理を説明する。

例えばこのシステムをキャプテンシステムのラ

ンゲ3端末に使用する場合、その端末の画面表

示データのビットクロックは32/5ps(=

22.4MHz)である。

以下、基本クロックを(32/5)psと

した場合、各種液晶表示装置に対応するサブクロ

ックSCPは以下のようになる。

表示画素数: 640×400画素、

フレーム周波数: 60Hzの場合、

- 770 -

と低減される。このナンド回路 5.9_{ab}の他方の入力として、フリップフロップ 5.8_{ab}は、第 8 次、第 9、ビットシフト端子にはフリップフロップ 5.8_{ab}の出力端子が接続。ここでレジスタを実現するために、1 倍速回、毎に 8 ビットシフトされている。ナンド回路 5.9_{ab}の出力端子はアンダー フロートレジスタ 5.11_{ab}とフリップフロップ 5.4_{ab}を加え

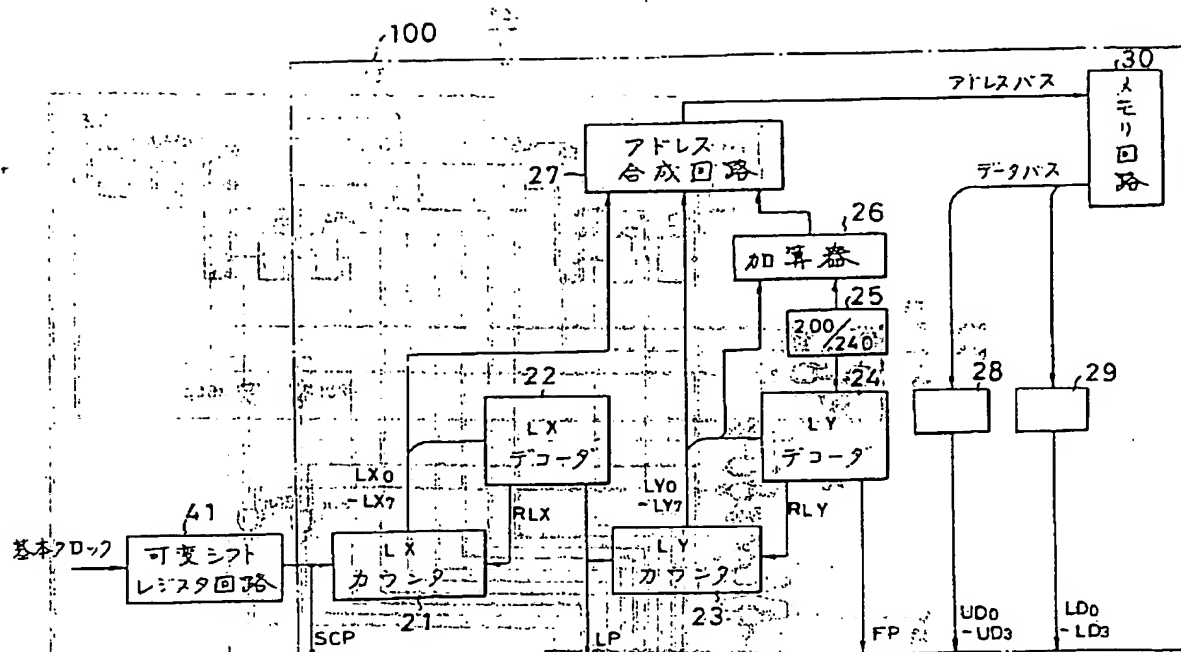
サブクロック発生回路65を構成するナンド回

第1図はこの発明の実施例を示す図、第2図は第1図の可変シフトレジスタ回路の基本概念を示す図、第3図は第1図の可変シフトレジスタ回路の構成を示す図、第4図は第3図のタイミング図を示している。第5図は第1図の回路の使用例を示す図である。

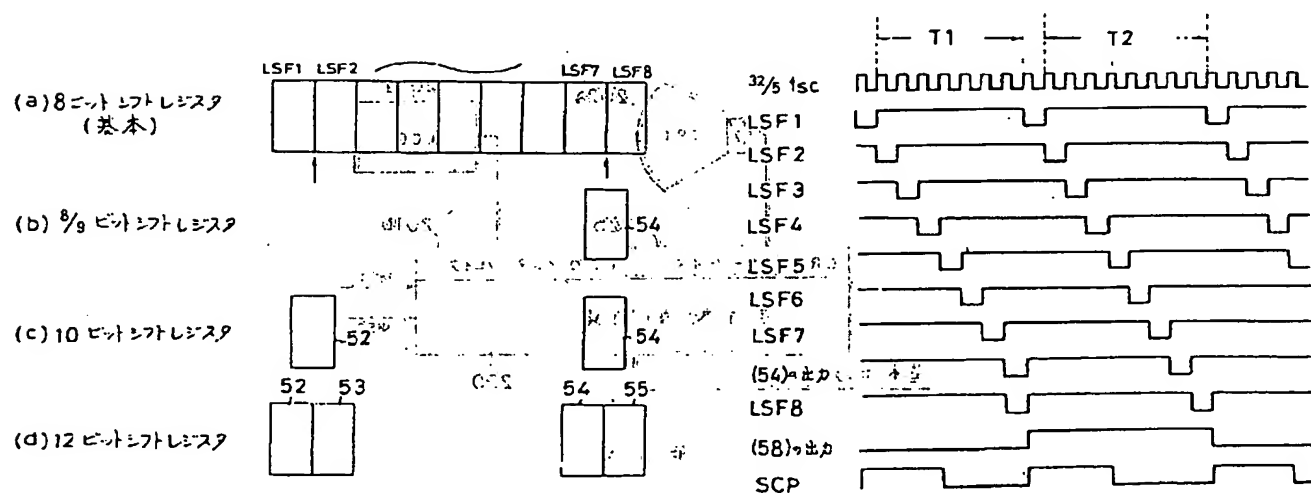
この様に、表示駆動回路200は基本クロックを要えることにより各種LCDに対応することができるが、更にサブクロックSCPの周期を各種モードで制御する簡単な回路を追加した表示駆動回路200は、基本クロックの周波数を要えることなく各種LCDに最適なインターフェイス信号を作り出すことができ、さらにCRTも駆動することができる。

特に、この表示駆動回路200を集積化する場合、汎用性の面で有効である。

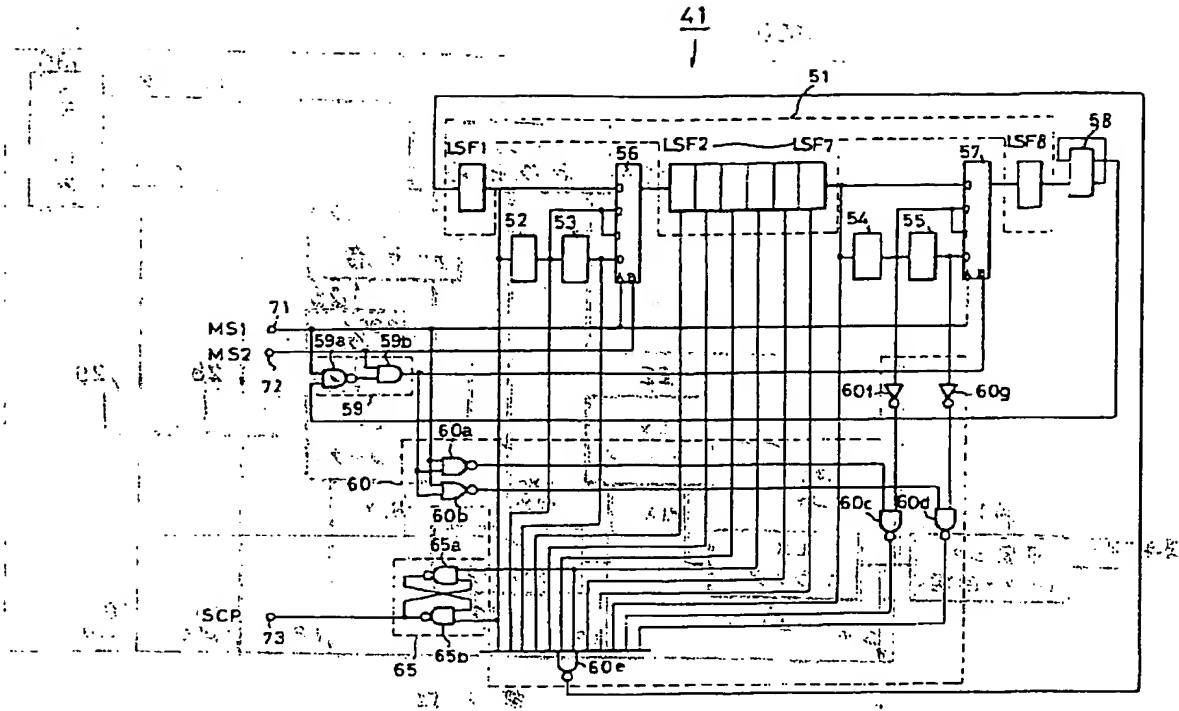
出願人代理人 井野十 錦江武彦



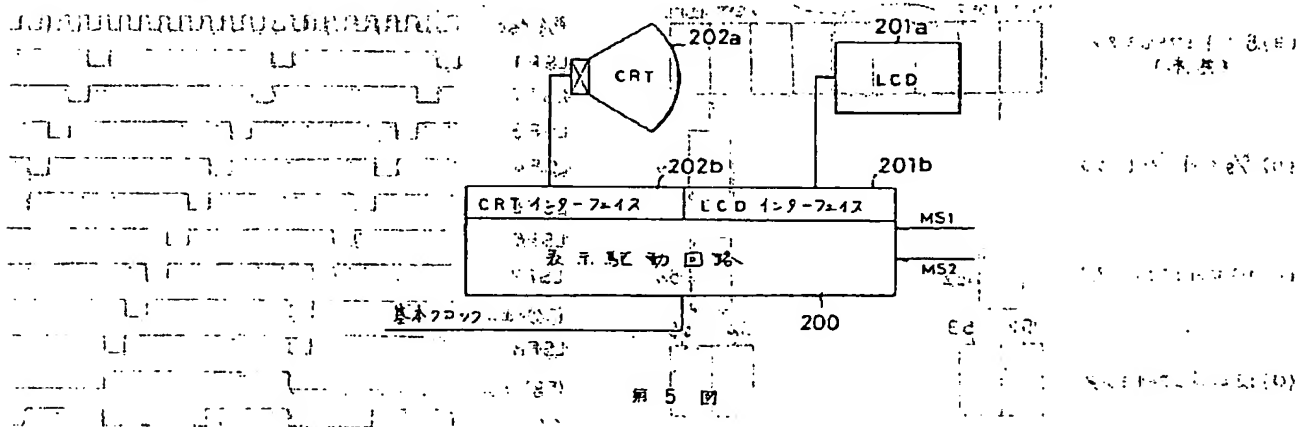
(- 2010-11-11) 2 2 32



第 4 圖



第 3 図 (可変シフトレジスタ回路)



第 5 図